

DERWENT-ACC-NO: 2000-630747

DERWENT-WEEK: 200061

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Resin sealed printed circuit board
manufacturing method involves sealing electronic component and
printed circuit board by epoxy resin with flux scum

PATENT-ASSIGNEE: FUJI ELECTRIC CO LTD[FJIE]

PRIORITY-DATA: 1999JP-0013807 (January 22, 1999)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 2000216300 A	August 4, 2000	N/A
004 H01L 023/29		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP2000216300A	N/A	1999JP-0013807
January 22, 1999		

INT-CL (IPC): H01L021/56, H01L023/29 , H01L023/31 , H05K003/28

ABSTRACTED-PUB-NO: JP2000216300A

BASIC-ABSTRACT:

NOVELTY - Electronic components are soldered on glass epoxy laminated sheet used as printed circuit board, by adding epoxy flux blended with dicarboxylic acid acting as activator, during soldering. The electronic component and printed circuit board are sealed by epoxy resin with flux scum.

USE - For manufacturing resin sealed printed circuit board soldered with electronic components e.g. semiconductor chip.

ADVANTAGE - Secures dielectric strength with reliable adhesion strength between

electronic component and PCB by effective resin sealing.

CHOSEN-DRAWING: Dwg.2/4

TITLE-TERMS: RESIN SEAL PRINT CIRCUIT BOARD MANUFACTURE METHOD SEAL
ELECTRONIC

COMPONENT PRINT CIRCUIT BOARD EPOXY RESIN FLUX SCUM

DERWENT-CLASS: A85 L03 U11

CPI-CODES: A05-A01E2; A08-D02; A11-B05; A11-C02C; A12-E04; A12-E07A;
L03-H04E1;

EPI-CODES: U11-A07;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C2000-189313

Non-CPI Secondary Accession Numbers: N2000-467526

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-216300

(P2000-216300A)

(43) 公開日 平成12年8月4日 (2000.8.4)

(51) Int.Cl. ⁷	識別記号	F I	ターム [*] (参考)
H 0 1 L 23/29		H 0 1 L 23/30	R 4 M 1 0 9
23/31		21/56	R 5 E 3 1 4
21/56		H 0 5 K 3/28	G 5 F 0 6 1
H 0 5 K 3/28			

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平11-13807

(22) 出願日 平成11年1月22日 (1999.1.22)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 仁科 努

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 100088339

弁理士 篠部 正治

Fターム (参考) 4M109 AA01 BA04 CA21 DB16 EA02

5E314 AA32 BB02 CC17 DD01 FF05

FF21 GG03 GG24

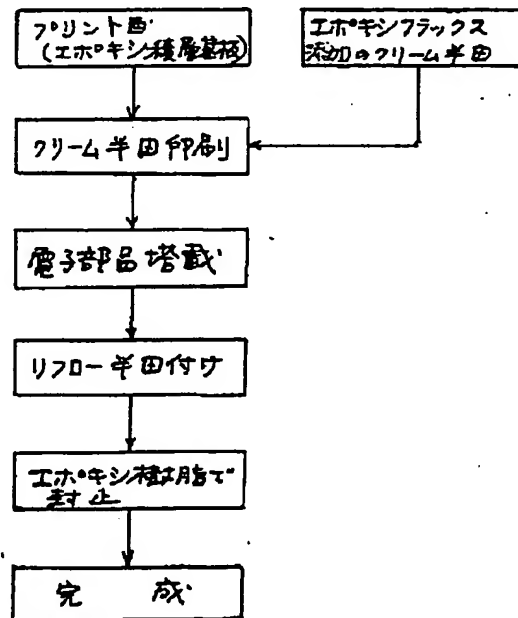
5F061 AA01 BA04 CA21 CB12

(54) 【発明の名称】 樹脂封止形プリント回路板の製造方法

(57) 【要約】

【課題】プリント基板に電子部品を半田付け実装した後に、フラックス残渣を無洗浄のまま樹脂封止を施して信頼性の高い接着強度、および絶縁耐力が確保できるような製造方法を提供する。

【解決手段】プリント基板に電子部品を搭載して半田付け実装し、その周域を樹脂封止した樹脂封止形プリント回路板の製造方法において、電子部品の半田付け工程では、エポキシ樹脂を主成分としてこれにジカルボン酸（活性剤）を配合したエポキシフラックスを含むクリーム半田を用いて電子部品をプリント基板（ガラスエポキシ積層板が好適）にリフローはんだ付けし、次いでフラックス残渣を無洗浄のままプリント基板、電子部品の周域をエポキシ樹脂で封止する。これにより、フラックス残渣中に残る過剰のジカルボン酸が封止樹脂（エポキシ樹脂）との反応により消費されるのでフラックス残渣の洗浄が不要となる。



【特許請求の範囲】

【請求項1】プリント基板に電子部品を搭載して半田付け実装し、その周域を樹脂封止した樹脂封止形プリント回路板の製造方法において、電子部品の半田付け工程では、エポキシ樹脂を主成分としてこれに活性剤を添加したエポキシフラックスを含むクリーム半田を用いて電子部品をプリント基板にリフローはんだ付けし、次いでフラックス残渣を無洗浄のままプリント基板、電子部品をエポキシ樹脂で封止することを特徴とする樹脂封止形プリント回路板の製造方法。

【請求項2】請求項1記載の製造方法において、エポキシフラックスの活性剤としてジカルボン酸を配合したことを特徴とする樹脂封止形プリント回路板の製造方法。

【請求項3】請求項1記載の製造方法において、プリント基板としてガラスエポキシ積層板を採用したことを特徴とする樹脂封止形プリント回路板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、樹脂封止形プリント回路板の製造方法に関する。

【0002】

【従来の技術】まず、本発明の実施対象となる樹脂封止形プリント回路板の組立構造を図2を援用して説明する。図において、1はプリント基板（絶縁基板の主面に導体パターンを形成したもの）、2は半導体チップなどの電子部品、3は電子部品2をプリント基板1に導電接合した半田、4は封止樹脂である。

【0003】ここで、従来の製造方法では、半田3として半田粉にロジン系フラックス（ロジンにアルコールなどの溶剤、活性剤としてのハロゲン塩、およびチクソ剤などを加えたもの）を添加したペースト状のクリーム半田を採用し、プリント基板1の部品実装位置にクリーム半田を印刷して電子部品2を搭載した後に、リフロー炉に搬入してリフロー半田付けを行う。次に、部品実装済みのプリント基板1を洗浄工程に移し、半田付け工程で半田3の表面に残ったロジン系のフラックス残渣を有機溶剤で洗浄する。その後にプリント基板1を樹脂封止工程に移し、モールド形成法によりプリント基板1、電子部品2の周域を封止樹脂（例えばエポキシ樹脂）4で封止して樹脂封止形プリント回路板が完成する。

【0004】

【発明が解決しようとする課題】前記のように半田のフラックスにロジン系フラックスを用いて電子部品2をプリント基板1に半田付けすると、半田付け後には半田3の表面に余剰のロジン系フラックス残渣が残る。ここで、フラックス残渣を洗浄しないままでプリント基板1を樹脂封止すると、樹脂封止後の状態ではフラックス残渣が封止樹脂4との接着性を阻害し、このために十分な接着強度が確保できないのみならず、電気的な絶縁性にも悪影響を及ぼすようになる。

【0005】すなわち、図3はロジン系フラックス残渣の付着量と封止樹脂の接着強度（引張せん断接着強度）との関係を表す図、図4はロジン系フラックス残渣の付着量とAC耐電圧（絶縁破壊電圧）との関係を表す図であり、図3、図4から判るようにロジン系フラックス残渣の付着量が $0.1\text{mg}/\text{cm}^2$ を超えると接着強度、およびAC耐電圧が急激に低下するようになる。

【0006】そこで、従来では電子部品2を半田付けした後にプリント基板1を洗浄してフラックス残渣の付着量が $0.1\text{mg}/\text{cm}^2$ 以下となるように管理して品質確保を図るようにしているが、プリント回路板の部品実装ラインに洗浄工程を組み入れることは組立工程が増してコスト高となるほか、洗浄のばらつきによっては製品の信頼性低下を来すこともある。

【0007】本発明は上記の点に鑑みなされたものであり、その目的は前記課題を解決し、電子部品の半田付け後に、フラックス残渣を無洗浄のままで樹脂封止を施して信頼性の高い接着強度、および絶縁耐力が確保できるように改良した樹脂封止形プリント回路板の製造方法を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明によれば、プリント基板に電子部品を搭載して半田付け実装し、その周域を樹脂封止した樹脂封止形プリント回路板の製造方法において、電子部品の半田付け工程で、エポキシ樹脂を主成分としてこれに活性剤を添加したエポキシフラックスを含むクリーム半田を用いて電子部品をプリント基板にリフローはんだ付けし、フラックス残渣を無洗浄のままプリント基板、電子部品をエポキシ樹脂で封止する（請求項1）ものとし、具体的には次記のような態様で実現する。

【0009】(1) エポキシフラックスの活性剤として、エポキシ樹脂の硬化剤に使用されるジカルボン酸を配合する（請求項2）。

(2) プリント基板としてガラスエポキシ積層板を採用する（請求項3）。

【0010】上記の方法において、エポキシフラックスの反応温度は半田の熔融温度よりも低く、電子部品のリフロー半田付け工程では半田が熔融する以前に先ずエポキシフラックスの反応が始まり、その活性剤であるジカルボン酸が半田接合面を清浄にする。続いて加熱温度の上昇により半田が熔融して電子部品とプリント基板の導体パターンとの間が半田付けされる。また、この間にもエポキシフラックスの反応が進行してエポキシフラックスの主成分であるエポキシ樹脂が活性剤であるジカルボン酸（エポキシ樹脂の硬化剤でもある）との硬化反応が進み、半田付けの終了とほぼ同じくらいに反応が終了し、硬化したエポキシ樹脂が半田付け箇所を覆ってその接合部を補強するようになる。なお、リフロー半田付け後の状態では、プリント基板上における半田付け箇所

過剰なジカルボン酸を含むエポシキフラックスの残渣が残存する。

【0011】次いで、プリント基板を無洗浄のままその周域をエポシキ樹脂で封止すると、フラックス残渣に含まれている過剰のジカルボン酸（活性剤）と封止樹脂であるエポシキ樹脂とが硬化反応し、この硬化反応によりジカルボン酸が殆ど消費されてその腐食性が低減するとともに、エポシキフラックスの主成分であるエポシキ樹脂と封止樹脂のエポシキ樹脂とが強固に接着し合う。また、この場合にプリント基板にガラスエポシキ積層基板を採用すれば、前記と同様にプリント基板のエポシキ樹脂成分とエポシキフラックス残渣とが強固に接着し合う。その結果、プリント基板を無洗浄（洗浄工程不要）のままでも、エポシキフラックスの残渣と封止樹脂、プリント基板との間で高い接着強度が確保でき、かつプリント回路板の絶縁耐力も確保できるようになる。

【0012】

【発明の実施の形態】以下、本発明の実施の形態を図示の実施例に基づいて説明する。なお、図1は本発明によるプリント回路板の組立工程を表す図、図2はプリント回路板の組立構造図である。

【0013】すなわち、この実施例においては、プリント基板1としてガラスエポシキ積層板を採用するとともに、該基板に電子部品2を導電接合する半田3として、エポシキ樹脂を主成分としてこれに活性剤としてジカルボン酸を配合したエポシキフラックスを含むペースト状のクリーム半田を用い、このクリーム半田をプリント基板1に印刷した後に電子部品2を搭載してリフローはんだ付けを行う。次に、フラックス残渣を無洗浄のまま、プリント基板1、電子部品2の周域をエポシキ樹脂（封止樹脂4）で封止してプリント回路板が完成する。

【0014】ここで、前記のクリーム半田としては、例えばエポシキ樹脂：79％、ジカルボン酸：16％、チクソ剤：＜5％の成分からなるエポシキフラックス系のクリーム半田（例えば、Sn63/Pb37のクリーム半田Alpha AP4000（Alpha Metal社製）を採用するものとする。

【0015】なお、前記実施例の方法で組立てたプリント回路板について、その封止樹脂の接着強度を調べたところ、半田付け後にロジン系フラックス残渣を洗浄して

樹脂封止を行った従来製品と同等の接着強度を確保できることが確認されている。また、実施例の方法で組立てたプリント回路板、および従来のプリント回路板を供試試料として、テストにより絶縁耐力を検証したところ、次記の表で表すように明らかに絶縁耐力の改善が確認された。

【0016】

【表1】

	従来品	実施例
部分放電消滅電圧	2.5 kV	>6 kV
AC耐電圧	10 kV	12 kV

【0017】

【発明の効果】以上述べたように、本発明の製造方法によれば、プリント回路板の組立工程で、電子部品を半田付け実装した後のフラックス残渣の洗浄工程を省略することができ、これにより従来方法と比べて組立工程の削減化、並びにコストの低減化が図れる。

【図面の簡単な説明】

【図1】本発明の実施例によるプリント回路板の組立工程図

【図2】図1の製造方法によるプリント基板回路板の組立構造を表す断面図

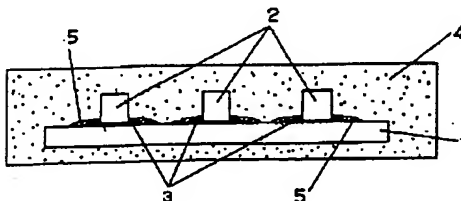
【図3】電子部品の半田付け工程でロジン系フラックスを用いた従来方法におけるフラックス残渣の付着量と封止樹脂の接着強度との関係を表す図

【図4】電子部品の半田付け工程でロジン系フラックスを用いた従来方法におけるフラックス残渣の付着量とプリント回路板のAC破壊電圧との関係を表す図

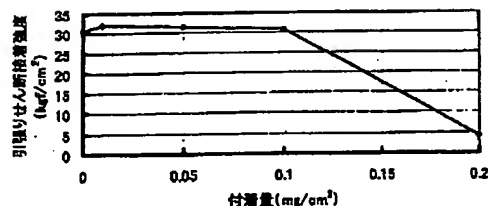
【符号の説明】

- 1 プリント基板
- 2 電子部品
- 3 半田
- 4 封止樹脂
- 5 フラックス残渣

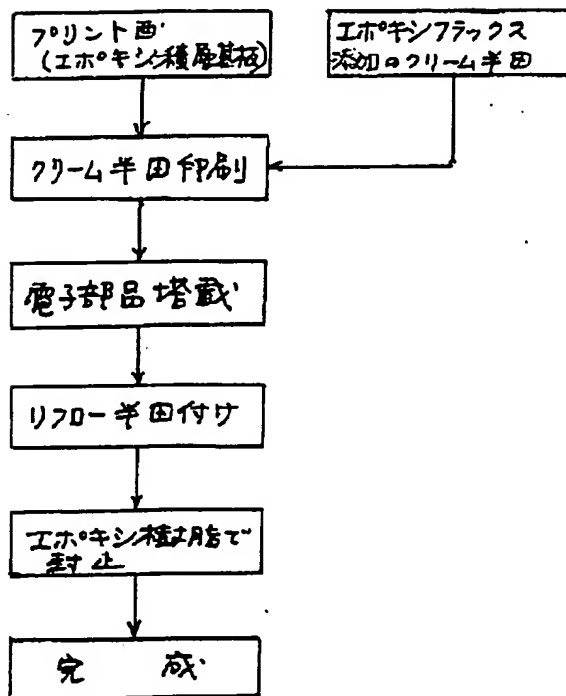
【図2】



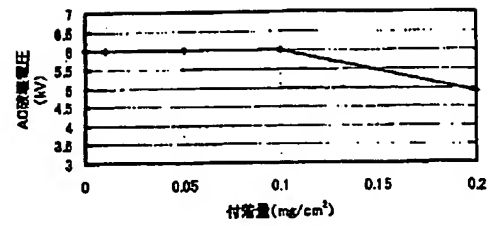
【図3】



【図1】



【図4】



BEST AVAILABLE COPY